

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-008237

(43)Date of publication of application : 12.01.1999

(51)Int.Cl.

H01L 21/316

H01L 21/768

(21)Application number : 09-157069

(71)Applicant : SONY CORP

(22)Date of filing : 13.06.1997

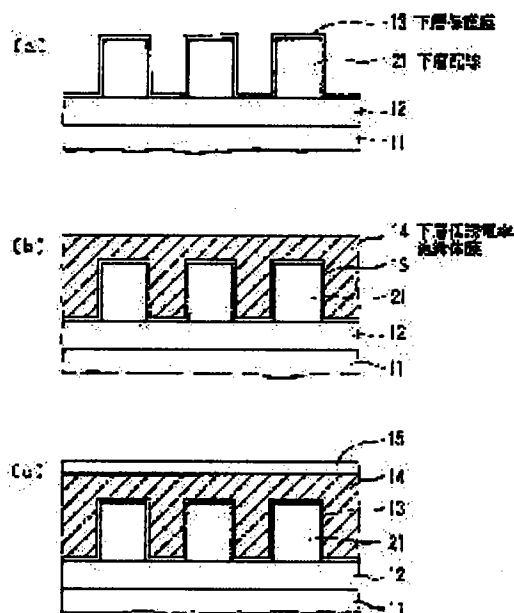
(72)Inventor : HASEGAWA TOSHIAKI

(54) METHOD FOR FORMING LOW PERMITTIVITY INSULATING FILM AND SEMICONDUCTOR DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming a low permittivity insulating film and a semiconductor device using the same, which has superior capabilities for gap filling and global leveling, and has fine bubbles inside the film.

SOLUTION: A film is formed by providing starting gases, such as a silane compound, an oxidant, phenol, a benzoic acid or the like, in accordance with a liquid-phase CVD method, followed by heat treatment to form a low permittivity insulating film 14. Thus, phenol benzoic acid or the like is taken into the film leveled by the liquid-phase CVD method, which is then evaporated by heat treatment to form bubbles with size in the order of nm inside the film. Consequently, there is formed a low permittivity insulating film having a relative permittivity of 3.0 or below.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-8237

(43) 公開日 平成11年(1999) 1月12日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 21/316

H 0 1 L 21/316

X

21/768

21/90

P

V

審査請求 未請求 請求項の数12 O L (全 10 頁)

(21) 出願番号 特願平9-157069

(22) 出願日 平成9年(1997) 6月13日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 長谷川 利昭

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

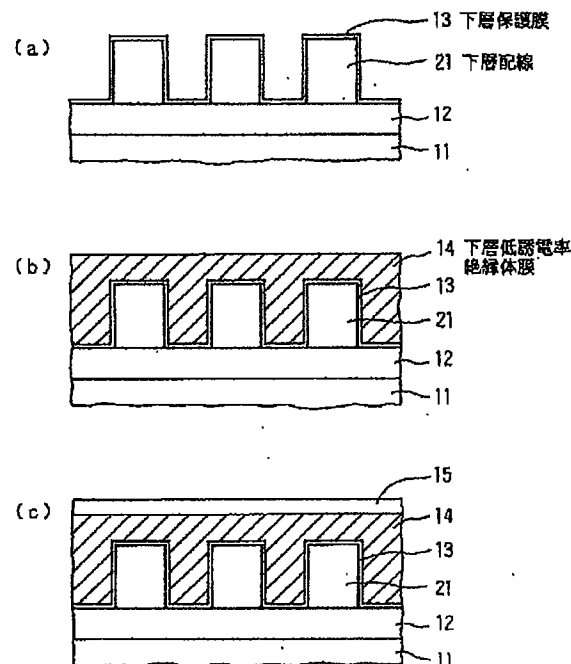
(54) 【発明の名称】 低誘電率絶縁体膜の形成方法およびこれを用いた半導体装置

(57) 【要約】

【課題】 ギャップフィル能力、グローバル平坦化能力に優れた、膜内部に微細な気泡を有する低誘電率絶縁体膜の形成方法、およびこれを用いた半導体装置を提供する。

【解決手段】 シラン系化合物、酸化剤、およびフェノールや安息香酸等を原料ガスとし、液相CVD法で成膜後、熱処理を施して低誘電率絶縁体膜14を形成する。

【効果】 液相CVDで平坦に形成された膜内には、フェノールや安息香酸が採り込まれ、これらは熱処理により気化してnmオーダの気泡が形成される。この結果、比誘電率が3.0以下の低誘電率絶縁体膜が形成される。



【特許請求の範囲】

【請求項1】 膜内部に気泡を含有する酸化シリコン系絶縁膜を、化学的気相成長工程、および前記化学的気相成長工程に引き続く熱処理工程により被処理基板上に形成する工程を有する低誘電率絶縁体膜の形成方法において、

前記化学的気相成長法に用いる原料化合物ガスは、少なくともシリラン系化合物、酸化剤、およびOH基を有する芳香族化合物を含むことを特徴とする低誘電率絶縁体膜の形成方法。

【請求項2】 前記OH基を有する芳香族化合物は、フェノールおよびその誘導体、ナフトールおよびその誘導体のうちの少なくともいずれか1種であることを特徴とする請求項1記載の低誘電率絶縁体膜の形成方法。

【請求項3】 膜内部に気泡を含有する酸化シリコン系絶縁膜を、化学的気相成長工程、および前記化学的気相成長工程に引き続く熱処理工程により被処理基板上に形成する工程を有する低誘電率絶縁体膜の形成方法において、

前記化学的気相成長法に用いる原料化合物ガスは、少なくともシリラン系化合物、酸化剤、およびCOOH基を有する芳香族化合物を含むことを特徴とする低誘電率絶縁体膜の形成方法。

【請求項4】 前記COOH基を有する芳香族化合物は、安息香酸およびその誘導体、ナフタレンカルボン酸およびその誘導体のうちの少なくともいずれか1種であることを特徴とする請求項3記載の低誘電率絶縁体膜の形成方法。

【請求項5】 前記シリラン系化合物は、無機シリラン化合物および有機シリラン化合物のうちの少なくともいずれか1種であることを特徴とする請求項1または3記載の低誘電率絶縁体膜の形成方法。

【請求項6】 前記酸化剤はH₂O₂ガス、H₂Oガスのプラズマ、およびH₂とO₂の混合ガスのプラズマのうちの少なくともいずれか1種であることを特徴とする請求項1または3記載の低誘電率絶縁体膜の形成方法。

【請求項7】 前記原料化合物ガスは、さらにフルオロカーボン系化合物を含むことを特徴とする請求項1または3記載の低誘電率絶縁体膜の形成方法。

【請求項8】 前記被処理基板を室温以下に制御しつつ、前記化学的気相成長を施すことを特徴とする請求項1または3記載の低誘電率絶縁体膜の形成方法。

【請求項9】 前記被処理基板は段差を有し、前記段差を埋めて略平坦な表面を有する低誘電率絶縁体膜を形成することを特徴とする請求項1または3記載の低誘電率絶縁体膜の形成方法。

【請求項10】 前記低誘電率絶縁体膜の比誘電率は3.0未満であることを特徴とする請求項1または3記載の低誘電率絶縁体膜の形成方法。

【請求項11】 請求項1記載の低誘電率絶縁体膜の形

成方法により形成された低誘電率絶縁体膜を、層間絶縁膜として有することを特徴とする半導体装置。

【請求項12】 請求項3記載の低誘電率絶縁体膜の形成方法により形成された低誘電率絶縁体膜を、層間絶縁膜として有することを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は低誘電率絶縁体膜の形成方法およびこれを用いた半導体装置に関し、さらに詳しくは、膜内部に微細な気泡を有する酸化シリコン系絶縁膜を、段差を有する被処理基板上に平坦に形成する際に適用して好適な低誘電率絶縁体膜の形成方法およびこれを用いた半導体装置に関する。

【0002】

【従来の技術】LSI等の半導体装置の高集積度化が進展するに伴い、多層配線構造においては同一配線層内の隣り合う配線間の層間絶縁膜の幅が狭まるとともに、異なる配線層間の層間絶縁膜の厚さも薄くなっている。かかる配線間隔の縮小により、配線間容量の上昇が問題となりつつある。このため半導体装置の実動作速度は1/K（Kは縮小率）のスケーリング則に合致しなくなり、高集積化のメリットを充分に享受することができない。配線間容量の上昇防止は、高集積度半導体装置の高速動作、低消費電力および低発熱等の諸要請に応えるためには、是非とも解決しなければならない要素技術の1つである。高集積度半導体装置の配線間容量の低減方法として、例えば特開昭63-7650号公報に開示されているように、低誘電率材料による層間絶縁膜の採用が有効である。

【0003】低誘電率材料としては、フッ素原子を含む酸化シリコン系絶縁膜（以下SiOFと記す）等の無機系材料と、炭素原子を含む有機系材料が代表的である。SiOFはSi-O-Si結合のネットワークをF原子で終端することでその密度が低下すること、およびSi-F結合やO-F結合の分極率が小さいことにより低誘電率が達成される。またその成膜プロセスや加工プロセスがSiO₂等従来の無機系層間絶縁膜の成膜プロセスや加工プロセスと整合性があることから、現用の製造設備でも容易に採用できるので注目されている。また無機系材料であるので当然のことながら耐熱性にも優れる。

【0004】SiOFの成膜法としては、従来よりTEOSにフッ素源として例えばNF₃を添加してCVD（Chemical Vapor Deposition）成膜する方法（第40回応用物理学関係連合講演会（1993年春季年会）講演予稿集p799、講演番号1a-ZV-9）等が報告されている。また、膜質の安定化を目的として、難分解性のSiF₄を高密度プラズマにより解離して低誘電率のSiOFを形成する方法（第40回応用物理学関係連合講演会（1993年春季年会）講演予稿集p752、講演番号31p-ZV-1）が報告されている。

【0005】 SiF_4 をシリコン供給源とする高密度プラズマCVD法では、比誘電率が3.4程度の SiOF 膜が得られる。しかしながら、低誘電率を達成するために高濃度のフッ素原子を酸化シリコン中に導入しようとすると、遊離のFやHFが SiOF 膜中に採りこまれる。この場合には、後工程で層間絶縁膜に接続孔を開口し、接続孔内に TiN バリア層やWプラグを埋め込む際に、 SiOF 膜中の遊離のFやHFと TiN とが反応し、 TiN バリア層の密着性が著しく低下し、WプラグやW層の剥離に至る事態が発生する。かかる現象は、例

えば第43回応用物理学会学術講演会（1996年春季年会）講演予稿集p672、講演番号28a-K-3に報告されている。

【0006】また遊離のFやHFとはならないまでも、シリコン1原子に2個のF原子が結合した SiF_2 結合が発生する。 SiF_2 結合は不安定で容易に加水分解して SiOH 結合を生成し、さらに水素結合により大気中の H_2O を吸着して SiOF 中の水分含有量を増大させる。この場合には、やはり後工程で層間絶縁膜に接続孔を開口し、接続孔内に金属膜を埋め込む際に、ポイズンドビタを発生し、埋め込み特性の劣化やコンタクト抵抗値の上昇を招く結果となる。 SiOF 低誘電率層間絶縁膜に関しては、例えば月刊セミコンダクター・ワールド誌（プレスジャーナル社刊）1996年3月号p.76等に紹介されている。

【0007】一方の有機材料系の低誘電率絶縁体膜としては、シロキサン結合を有する有機SOG（Spin On Glass）、ポリイミド、ポリパラキシリレン（商品名パリレン）、ベンゾシクロブテン、ポリナフタレン等の有機高分子材料が知られている。これらの材料は、炭素原子を含有することで密度を低減し、また分子（モノマ）自身の分極率を小さくすることで低誘電率を達成している。またシロキサン結合、イミド結合、あるいは芳香環を導入することによりある程度の耐熱性を得ている。さらに、フレア（アライドシグナル社商品名）あるいはパーフルオロ基含有ポリイミドやフッ化ポリアリルエーテル等のフッ素樹脂系の有機高分子材料においては、さらに低分極率のC-F結合の導入により、一層の低誘電率と耐熱性が得られる。かかるフッ素樹脂系の有機高分子材料は比誘電率が2.0程度と極めて低い

が、シリコン基板やシリコン酸化膜との密着性が不充分であることが指摘される。これら有機低誘電率材料については、例えば日経マイクロデバイス誌1995年7月号p.105に紹介されている。

【0008】これら比誘電率が3.5以下の低誘電率材料層を、隣り合う配線間とはもとより異なるレベルの配線層間にも適用し、しかも低誘電率材料層を SiO_2 （比誘電率4）、 SiON （比誘電率4~6）や Si_3N_4 （比誘電率6）等の膜質に優れた薄い絶縁膜により挟み込む構造の積層絶縁膜を、本願出願人は特開平8-16

2528号公報で開示し、低誘電率と高信頼性を合わせ持つ層間絶縁膜を有する半導体装置の可能性を示した。

【0009】低誘電率絶縁体膜に限らず、多層配線間の層間絶縁膜としては、隣り合う配線間の凹部を埋め込むために、ギャップフィル能力およびグローバル平坦化能力が求められる。ギャップフィル能力は微細間隔のスペースをボイドを発生することなく充填する能力である。またグローバル平坦化能力は、大面積のスペース領域を中弛みなく充填する能力のことである。これらの要請に応じて提案された方法の一例として、英国ETE社のAPL（Advanced Planarization Layer）技術と呼称される方法がある。この方法は原料ガスとして SiH_4 と H_2O_2 を用い、被処理基板を 0°C 程度に冷却してCVDを施すことにより、凹凸を有する被処理基板表面にあたかも液体を垂らしたような状態で SiO_2 を成膜するものである。ギャップフィル能力に関しては、アスペクト比4程度までは問題なく、グローバル平坦化に関しては $10\mu\text{m}$ の広いスペースを平坦に埋め込むことが可能とされている。しかしながら、被処理基板温度が 10°C 以上に上昇すると、成膜途中での液体のような挙動を失い、ギャップフィル能力およびグローバル平坦化能力は徐々に劣化する。

【0010】このように、APL技術は成膜形状については魅力のある方法である。しかし、低誘電率の面では特徴はなく、比誘電率で4~5とSOG膜、 O_3 -TEOS膜並みである。これは、APL膜に含まれる水酸基（-OH基）が比誘電率を上げるためであり、水酸基が除去された化学量論的な SiO_2 を成膜したとしても、比誘電率は3.8程度が限界である。最近ではAPL膜中にF原子を導入して比誘電率を3.5程度まで低減する方法も報告されているが、半導体装置のさらなる高集積化の要請により、3.0未満の低誘電率絶縁体膜が必要とされるようになってきた。

【0011】

【発明が解決しようとする課題】このような技術的背景のもとで、埋め込み能力が高く、しかも3.0未満の比誘電率の低誘電率絶縁体膜が求められている。これを達成する方法としては2つのアプローチが考えられ、一つはAPL技術のような埋め込み能力の高い成膜方法を用いて低誘電率を達成するものであり、二つ目は低誘電率膜で、かつ埋め込み能力の高い成膜技術を開発する方法である。本発明は、前者のAPL技術のごとき液相CVD法を用いて、平坦性に優れた信頼性の高い低誘電率絶縁体膜を形成する方法、およびこれを層間絶縁膜として用いた低消費電力、低発熱かつ高速動作の高集積度半導体装置を提供することをその課題とする。

【0012】

【課題を解決するための手段】本発明の低誘電率絶縁体膜の形成方法は、上述の課題を解決するために提案するものであり、APL技術のごとき液相CVD法を用いて

平坦性を向上し、さらに膜内部に微細な気泡を含有させることにより低誘電率を達成することを技術的思想とするものである。すなわち、膜内部に気泡を含有する酸化シリコン系絶縁膜を、化学的気相成長工程、およびこの化学的気相成長工程に引き続く熱処理工程により被処理基板上に形成する工程を有する低誘電率絶縁体膜の形成方法において、この化学的気相成長法に用いる原料化合物ガスは、少なくともシラン系化合物、酸化剤、およびOH基を有する芳香族化合物を含むことを特徴とする。このOH基を有する芳香族化合物としては、フェノールおよびその誘導体、ナフトールおよびその誘導体等が例示される。

【0013】また本発明の別の低誘電率絶縁体膜の形成方法は、膜内部に気泡を含有する酸化シリコン系絶縁膜を、化学的気相成長工程、およびこの化学的気相成長工程に引き続く熱処理工程により被処理基板上に形成する工程を有する低誘電率絶縁体膜の形成方法において、この化学的気相成長法に用いる原料化合物ガスは、少なくともシラン系化合物、酸化剤、およびCOOH基を有する芳香族化合物を含むことを特徴とする。このCOOH基を有する芳香族化合物としては、安息香酸およびその誘導体、ナフタレンカルボン酸およびその誘導体等が例示される。

【0014】いずれの低誘電率絶縁体膜の形成方法においても、シラン系化合物としてはモノシラン、ジシラン等の無機シラン化合物と、モノメチルシラン、ジメチルシラン等の有機シラン化合物のいずれをも用いることができる。また酸化剤としてはH₂O₂ガス（過酸化水素ガスであり、プラズマ状態ではないもの）、H₂Oガスすなわち水蒸気のプラズマ、およびH₂とO₂の混合ガスのプラズマうちのいずれかであることが望ましい。原料化合物ガスは、さらにフルオロカーボン系化合物を含有してもよい。かかる化合物としては、テトラフルオロエチレンやその2量体以上の重合体のうち、気化しうる低重合度のポリテトラフルオロエチレン等を例示することができる。

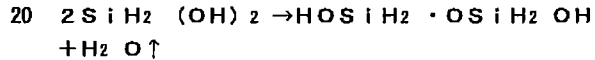
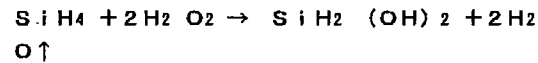
【0015】またいずれの低誘電率絶縁体膜の形成方法においても、成膜時においては、被処理基板を室温以下に制御しつつ、好ましくは10℃以下に制御しつつ、さらに好ましくは0℃以下に制御しつつ、化学的気相成長を施すことを特徴とする。本明細書中における室温とは、通常の半導体装置の製造工程に用いるクリーンルームの室温を意味する。かかるCVD条件の採用により、被処理基板がその表面に段差を有する場合においても、この段差を埋めて略平坦な表面を有する低誘電率絶縁体膜を好ましく形成することができる。また本発明の低誘電率絶縁体膜の形成方法により、3.0未満の比誘電率の絶縁膜を形成することが可能である。

【0016】本発明の半導体装置は、かかる方法により形成された微細な気泡を有する低誘電率絶縁体膜を、層

間絶縁膜等として有することを特徴とする。

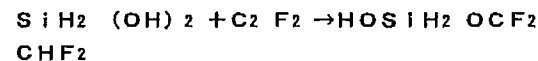
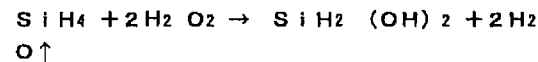
【0017】ところで、膜内部に気泡を有する低誘電率絶縁体膜としては、Xerogelと呼称される気泡入りガラス膜が知られている。この膜は比誘電率が2.0程度以下と低いが、スピンコーティング等の塗布法で形成されるため、膜厚の制御性や膜質等が必ずしも十分ではない。本発明においては、膜内部に気泡を有する低誘電率絶縁体膜を、CVD工程およびこれに引き続く熱処理工程で形成するため、膜厚の制御性や膜質等において優れた膜を形成することができる。

【0018】APL技術においては、シラン系化合物とH₂O₂等の酸化剤を反応させることにより、下式に示されるようにSi(OH)₂H₂をはじめとする、Si(OH)_xH_{4-x}（xは4以下の自然数）等のシラノール中間生成物を形成し、さらにこの化合物を脱水縮合することにより、表面が平坦なシリコン酸化膜を形成するものである。



上式に示される重合反応を繰り返すことにより、シロキサン重合体からなる絶縁体膜が形成される。この重合反応は、反応副生成物のH₂Oの脱離反応が律速となる比較的遅い反応であり、重合が進まないうちは、低次の重合体膜は液体のように挙動する。したがって、このCVD法（液相CVD法）は、ギャップフィル能力とグローバル平坦化能力を共に満たす成膜法となる。

【0019】この液相CVD法において、原料ガス中にフルオロカーボンガス、一例としてテトラフルオロエチレンを含有させる場合には、フルオロカーボン・シロキサン共重合膜が下式のメカニズムにより形成される。



上式に示される共重合反応を繰り返すことにより、フルオロカーボン・シロキサン共重合体からなる低誘電率絶縁体膜が形成される。この共重合反応も、反応副生成物のH₂Oの脱離反応が律速となる比較的遅い反応であり、共重合が進まないうちは、低次の共重合体膜は液体のように挙動する。したがって、このCVD法もギャップフィル能力とグローバル平坦化能力を共に満たす成膜法となる。

【0020】本発明で採用した方法は、この脱水縮合反応が完了する前のシラノール中間生成物中にフェノール類、安息香酸類等のOH基やCOOH基を持った芳香族化合物を混合させる。これらOH基やCOOH基を持つ

た芳香族化合物は、親水性のOH基を外側に向けたミセルとなってシラノール中間生成物中に凝集し、ナノメートル（nm）オーダーの微粒子となる。この後、シラノールの脱水縮合反応を進行させ、シリコン酸化膜を形成すると、OH基を持った芳香族化合物分子の集合体からなる微粒子が、シリコン酸化膜中に均一に分散された状態の複合膜となる。引き続き、OH基を持った芳香族化合物分子の沸点あるいは分解温度以上である、例えば150℃～200℃の熱処理を加えることにより、このOH基を有する芳香族化合物分子は気化し、シリコン酸化膜中から脱離して微細な空隙すなわち、気泡を残す。このようにして、nmオーダーの気泡が膜内部に含有された酸化シリコン系絶縁膜が形成される。ギャップフィル能力やグローバル平坦化能力についても、液相CVD法であるので原理的に優れる。

【0021】本発明の低誘電率絶縁体膜の形成方法により形成される膜内部に気泡を有する酸化シリコン系絶縁膜は、その比表面積が大きく吸着活性が高いので、ガスバリア性を有する緻密な窒化膜や酸化膜等の保護膜と併用することが望ましい。この保護膜も通常CVD法で形成するので、膜内部に気泡を有する酸化シリコン系絶縁膜のCVD工程と連続的に形成することも可能であり、製造プロセスの整合性がよい。膜内部に気泡を有する酸化シリコン系絶縁膜中に水分が残存する場合には、保護膜の形成工程の後あるいは前に、400℃程度のさらに高温の熱処理を加えることにより、信頼性の高い低誘電率絶縁体膜を得ることができる。

【0022】このように、本発明の低誘電率絶縁体膜の形成方法を採用することにより、高速動作かつ低消費電力の信頼性の高い高集積度半導体装置を提供することが可能となる。

【0023】

【発明の実施の形態】以下、本発明の低誘電率絶縁体膜の形成方法およびこれを用いた半導体装置の実施形態例につき、図面を参照しながら説明する。まず本発明の低誘電率絶縁体膜の形成方法に供される液相CVD装置の一構成例を、図3に示す概略断面図を参照して説明する。本CVD装置は基本的には枚葉式の減圧CVD装置であり、CVDチャンバ5内には被処理基板1を載置する基板ステージ2およびガス拡散板3が対向配置されている。基板ステージ2は不図示の冷却手段から例えばフッリナートやエタノール等の冷媒を循環することにより、被処理基板1を例えば0℃の低温に制御することが可能である。基板ステージ2は不図示のヒータを内蔵していてもよい。ガス拡散板3にはシラン系化合物、酸化剤およびOH基あるいはCOOH基を有する芳香族化合物をガス拡散板3に導入するガス配管4が接続され、これら化合物の混合ガスを被処理基板1に向けて均一に供給することができる。これらガス配管4およびガス拡散板3等は、原料化合物が露結あるいは凝固しないよう

に、必要に応じて加熱できるヒータ等の加熱手段が付随している。また酸化剤の配管中途には、リモートプラズマ発生装置（図示せず）を設けてもよい。酸化剤ソースとしてH₂O、あるいはH₂とO₂との混合ガスを採用する場合には、リモートプラズマ発生装置によりH₂Oプラズマ、あるいはH₂とO₂との混合ガスプラズマの形で活性な酸化剤をガス拡散板3に供給することができる。リモートプラズマ発生装置は周知の容量結合型、誘導結合型あるいはマイクロ波励起型等いずれの方式のものでよい。なお図3においては被処理基板1の搬入搬出口やガス排気口、真空ポンプ、あるいは温度制御装置等の装置細部は図示を省略する。

【0024】図4は本発明の低誘電率絶縁体膜の保護膜を形成するためのCVD装置の一構成例を示す概略断面図である。本CVD装置は枚葉式の平行平板型プラズマCVD装置であり、図3に示した液相CVD装置と類似の構成要素部分には共通の参照符号を付してある。CVDチャンバ5内には被処理基板1を載置する基板載置電極6およびガス拡散板を兼ねる対向電極7が対向配置されている。基板載置電極6は接地電位であり、被処理基板1を加熱するための加熱手段、例えばヒータが内蔵されており、被処理基板1を例えば300℃～400℃の任意の温度に制御することが可能である。対向電極7にはRF電源8が接続されており、アノードカップル方式の構成となっている。同じく対向電極7にはシラン系化合物、酸化剤およびキャリアガス等を導入するガス配管4が接続され、これら化合物の混合ガスを被処理基板1に向けて均一に供給することができる。なお図4においても被処理基板1の搬入搬出口やガス排気口、真空ポンプ、あるいは温度制御装置等の装置細部は図示を省略する。図3に示した液相CVD装置と、図4に示したプラズマCVD装置とを、不図示のゲートバルブを介して接続し、連続CVD装置として構成すれば、低誘電率絶縁体膜とその保護膜とを連続的に形成することができ、スループットの高い成膜プロセスが可能となる。さらに、熱処理装置をこれも不図示のゲートバルブを介して接続して連続処理装置としてもよい。

【0025】本発明の低誘電率絶縁体膜の形成方法を、多層配線構造の半導体装置の層間絶縁膜に適用した例の概略断面図を図2に示す。図2の半導体装置は、半導体基板11上の下層絶縁膜12上に形成された下層配線21および上層配線23、およびこれらを接続するビアコンタクト22等による多層配線構造の層間絶縁膜として、本発明の低誘電率絶縁体膜の形成方法を適用した例である。すなわち、下層絶縁膜12上にはAl系金属や多結晶シリコン、高融点金属ポリサイド等による下層配線21が形成され、必要に応じてこの下層配線21を覆うようにコンフォーマルな形状の薄い下層保護膜13が形成されている。符号14は本発明の低誘電率絶縁体膜の形成方法により形成された下層低誘電率絶縁体膜であ

り、下層配線21により形成された段差を埋めて平坦な表面が形成されている。さらに下層低誘電率絶縁体膜14上には保護膜を兼ねる中間絶縁膜15が形成され、この中間絶縁膜15、下層低誘電率絶縁体膜14および下層保護膜13を貫通してA1系金属や多結晶シリコン、タングステン等のビアコンタクト22が埋め込み形成されている。ビアコンタクト22には不図示のコンタクト金属やバリア金属等が形成されていてもよい。さらに中間絶縁膜15上には同じくA1系金属や多結晶シリコン、高融点金属ポリサイド等による上層配線23が形成され、必要に応じてこの上層配線23を覆うようにコンフォーマルな形状の薄い上層保護膜16が形成されている。符号17は本発明の低誘電率絶縁体膜の形成方法により形成された上層低誘電率絶縁体膜であり、上層配線23により形成された段差を埋めて平坦な表面が形成されている。さらに上層低誘電率絶縁体膜17上には保護膜を兼ねる上層絶縁膜18が形成されている。上層配線23が最上層配線の場合には、上層絶縁膜18は最終パシベーション膜であってよい。

【0026】図2に示される多層配線構造の半導体装置によれば、層間絶縁膜の平坦性に優れ、配線間容量の低減された高集積度半導体装置を提供することが可能である。

【0027】以下、本発明の低誘電率絶縁体膜の形成方法およびこれを用いた半導体装置の好適な実施例につき、図面を参照してさらに詳しく説明する。なお本発明はこれら実施例になんら限定されるものではない。

【0028】実施例1

本実施例は、COOH基を含む芳香族化合物として安息香酸(Benzoic Acid; mp=122.4℃, bp=249.2℃)を用いた例である。被処理基

SiH ₄	40	sccm
N ₂ O	100	sccm
He	50	sccm
ガス圧力	100	Pa
RFパワー	1.0	W/cm ² (13.56MHz)
基板温度	350	°C

【0032】この被処理基板を、図3に示した液相CVD装置に搬送し、その基板ステージ2上にセッティングし、一例として下記CVD条件により下層低誘電率絶縁体膜14を例えば800nmの厚さ(段差凹部)に平坦に形成する。成膜後の状態を図1(b)に示す。なお図1(b)の状態においては、下層低誘電率絶縁体膜14内部には未だ気泡は形成されていない。

SiH ₄	50	sccm
H ₂ O ₂	200	sccm
安息香酸(気体)	200	sccm
ガス圧力	200	Pa
被処理基板温度	0	°C

本液相CVD工程において、H₂O₂(mp=-0.4

板として、A1等の金属配線により段差が形成されたものを採用し、この被処理基板上に低誘電率絶縁体膜を含む積層層間絶縁膜を形成した。この工程を図1(a)~(c)を参照して説明する。なお同図においては、先に図2で説明した構成要素に準じる構成要素には同一の参照符号を付すものとする。

【0029】本実施例で採用した被処理基板は図1

(a)に示すように、不図示のMOSトランジスタ等が作りこまれたSi等の半導体基板11上に、SiO₂等からなる下層絶縁膜12、A1-1%Si等からなる下層配線21、および下層配線21をコンフォーマルに被覆するSiO₂等からなる下層保護膜13が形成されたものである。

【0030】この下層絶縁膜12は、例えばSiH₄/N₂O混合ガスやTEOS/O₂混合ガスを用いたプラズマCVD法等により500nmの厚さに形成したものである。また下層配線層21は一例としてA1-1%Siをターゲットとしたスパッタリング成膜、レジストマスクパターニングおよび塩素系ガスを用いたドライエッチングの各工程を経て、0.25μmのラインアンドスペースパターンに形成したものであり、その厚さは例えば500nm、アスペクト比は2である。また図1

(a)には示していないが、同じ被処理基板上には下層配線21間隔が数μmから数十μmにおよぶ広い凹部が形成されている。また、下層保護膜13は下層配線層21の腐食等を防止して信頼性を高めるための保護層であり、その厚さは約50nmである。

【0031】下層保護膜13は例えば図4で例示した平行平板型プラズマCVD装置を用い、一例として下記プラズマCVD条件により成膜した。

3℃, bp=152℃)および安息香酸は液体ソースであるので、これらの容器を加熱して気化させてCVDチャンバ5内に導入する。この際にはArはHe等のキャリアガスを用いてもよい。またガス拡散板3は例えば100℃に制御し、ここでのソースガスの凝縮を防止する。なおSiH₄はジシラン(Si₂H₆)を用いてもよい。

【0033】この後、平坦な下層低誘電率絶縁体膜14の表面に保護膜を兼ねる中間絶縁膜15を例えば300nmの厚さに形成する。中間絶縁膜15の成膜条件は、先に下層保護膜13の成膜時に採用したプラズマCVD条件でよい。その他スパッタリング法、SOGのスピンコーティング法等いずれの方法を採用してもよい。

【0034】つぎに、被処理基板の熱処理工程に入る。熱処理条件は例えば大気圧窒素雰囲気中で150℃～200℃、30分程度でよい。またこの熱処理を減圧雰囲気中で施してもよい。この熱処理により下層低誘電率絶縁体膜14中から安息香酸成分が気化し、微細な気泡が形成されるとともに下層低誘電率絶縁体膜14の重合が進む。さらに、下層低誘電率絶縁体膜14中に水分が残留する場合には、大気圧あるいは減圧窒素雰囲気中で400℃、30分程度の熱処理を施す。なおこの熱処理工程は下層低誘電率絶縁体膜14の成膜前におこなってもよい。

【0035】熱処理工程終了後の被処理基板を図1

(c)に示す。なお下層低誘電率絶縁体膜14中に形成された気泡はnmオーダーの微細なものであるため、図示は省略する。このようにして形成した低誘電率絶縁体膜14は、比誘電率が1.3～2.0であり、従来のAPL膜の約50%の値である。なお、気泡による空隙率を上げて比誘電率をさらに下げるためには、ピフェニルカルボン酸等の $C_6H_5(C_6H_4)_nCOOH$ (nは容易に気化しうる範囲から選ばれ、例えば5程度以下の自然数である)やナフタレンカルボン酸を用いてもよい。ただし気化脱離温度は上昇するので、熱処理可能温度との兼ね合いを考慮する必要がある。一方の埋め込み性能は、ギャップフィル能力はアスペクト比4まで、またグローバル平坦化能力は配線スペース間隔10μmまで、ともにほぼ平坦な表面が得られるものであった。

【0036】この後の工程、すなわち中間絶縁膜15、下層低誘電率絶縁体膜14および下層保護膜13からなる積層膜のドライエッチングによるビアコンタクト孔の開口、コンタクトプラグの充填等は通常の方法に準じておこなってよい。下層低誘電率絶縁体膜14のエッチング特性は従来の SiO_2 のエッチング特性とほぼ同じであるため、1ステップでのドライエッチングが可能でありスループットの高いプロセスを実現できる。この後、上層配線、上層保護膜、上層低誘電率絶縁体膜および上層絶縁膜等を上述した下層配線、下層保護膜、下層低誘電率絶縁体膜および下層絶縁膜に準じて反復して形成し、図2に示されるような多層配線構造を有する半導体装置を完成する。本実施例によれば、安息香酸、モノシランおよび H_2O_2 を原料ガスに採用することにより、段差を有する被処理基板上に気泡を有する低誘電率絶縁体膜を平坦に形成することができる。

【0037】実施例2

本実施例は、OH基を有する芳香族化合物としてフェノール (mp=40.8℃、bp=182℃) を採用し、さらにフルオロカーボン系化合物としてポリテトラフルオロエチレンを原料ガス中に添加して低誘電率絶縁体膜を形成した例であり、再び図1(a)～(c)を参照して説明する。この低誘電率絶縁体膜の形成方法以外は実施例1に準拠したものであるため、特徴となる相違点の

みを説明し、重複する説明は省略する。

【0038】ポリテトラフルオロエチレン ($CF_2(CF_2)_nCF_2$) (nは自然数) は、比較的重合度の小さい気化可能なものが選ばれる。このポリテトラフルオロエチレンは固体ソースの場合もあるので、溶媒としてフッ素ナートに溶解し、窒素をキャリアガスとしてCVDチャンバ内に導入した。ポリテトラフルオロエチレンは、アモルファス状のものが溶解度が大きくこの目的に相応しい。ポリテトラフルオロエチレンの供給方法としては、CVDチャンバ内に例えば分子量数万の固体ソースを設置し、これをレーザ照射等で加熱しクラッキングして気化してもよい。CVDチャンバ内のガス拡散板は、例えば200℃に制御してポリテトラフルオロエチレンの凝着を防止した。

【0039】下層低誘電率絶縁体膜14のCVD条件の一例を下記に示す。

SiH_4	50	sc cm
(または Si_2H_6)		
H_2O_2	200	sc cm
フェノール (気体)	200	sc cm
N_2	500	sc cm
(ポリテトラフルオロエチレンのキャリアガスとして)		
ガス圧力	200	Pa
被処理基板温度	0	℃

下層低誘電率絶縁体膜14のCVDを終えた図1(b)の状態においては、下層低誘電率絶縁体膜14内部には未だ気泡は形成されていない。

【0040】この後の図1(c)に示す中間絶縁膜15形成工程および熱処理工程は前実施例1と同様である。本実施例においては、形成された下層低誘電率絶縁体膜14中にフッ素が導入されたことにより、比誘電率が1.2～2.0の範囲となった。またギャップフィル能力はアスペクト比4まで、またグローバル平坦化能力は配線スペース間隔10μmまで充分であり、ほぼ平坦な表面を確保することが可能であった。なお、気泡による空隙率を上げて比誘電率をさらに下げるためには、フェノールの誘導体やナフトール類を用いてもよい。ただしこの場合も気化脱離温度は上昇するので、熱処理可能温度との兼ね合いを考慮する必要がある。本実施例によれば、フェノール、モノシラン、ポリテトラフルオロエチレンおよび H_2O_2 を原料ガスに採用することにより、段差被処理基板上に気泡およびフッ素原子を有する低誘電率絶縁体膜を平坦に形成することができる。フルオロカーボン系化合物としては、 CF_4 や C_2F_6 等、常温で気体の化合物を用いてもよい。

【0041】実施例3

本実施例は、シラン系化合物として有機シラン化合物であるメチルシランを、OH基を有する芳香族化合物としてフェノールを採用して低誘電率絶縁体膜を形成した例であり、再び図1(a)～(c)を参照して説明する。

10

20

30

40

50

本実施例においても、この低誘電率絶縁体膜の形成方法以外は実施例1に準拠したものであるので、特徴となる相違点のみを説明し重複する説明は省略する。

【0042】本実施例の低誘電率絶縁体膜の形成方法に用いた有機シラン化合物としては、シランに替えてメチルシランを採用した。メチルシランとしてはモノメチルシランあるいはジメチルシラン、あるいはこれらの混合物のいずれでもよい。下層低誘電率絶縁体膜14のCVD条件の一例を下記に示す。

(CH ₃) ₂ SiH ₃	50	sccm
(CH ₃) ₂ SiH ₂	50	sccm
H ₂ O ₂	200	sccm
フェノール(気体)	200	sccm
ガス圧力	200	Pa
被処理基板温度	0	℃

【0043】このCVD条件においても、図1(b)に示すように、CVD成膜された下層低誘電率絶縁体膜14のギャップフィル能力はアスペクト比4まで、またグローバル平坦化能力は配線スペース間隔10μmまで充分であり、ほぼ平坦な表面を確保することが可能であった。本実施例においてはシリコンソースとしてアルキル基、ここではメチル基を有するメチルシランを用いているので、形成された下層低誘電率絶縁体膜14中には有機成分が採り込まれ、その比誘電率は1.2~2.0の範囲で小さいものが得られる。ただし、耐熱性の点では若干の低下が見られるので、用途による使い分けが必要である。

【0044】この後の図1(c)に示す中間絶縁膜15形成工程および熱処理工程は実施例1に準じて良い。本実施例によれば、微細な気泡を有する低誘電率絶縁体膜中にさらに有機成分を導入することにより、比誘電率の一層の低減を図ることができる。

【0045】実施例4

本実施例はCOOH基を含む芳香族化合物として安息香酸を、酸化剤として水素ガスおよび酸素ガスの混合ガスのプラズマを採用して低誘電率絶縁体膜を形成した例であり、再び図1(a)~(c)を参照して説明する。本実施例においても、この低誘電率絶縁体膜の形成方法以外は実施例1に準拠したものであるので、特徴となる相違点のみを説明し重複する説明は省略する。

【0046】本実施例の低誘電率絶縁体膜の形成方法に用いたシラン系化合物としては、モノシランを採用した。またCVD装置としては図3に示した減圧CVD装置の酸化剤配管の途中にリモートプラズマ発生装置(不図示)を付加したものを用いた。またガス拡散板3は例えば100℃に制御した。下層低誘電率絶縁体膜14のCVD条件の一例を下記に示す。

SiH ₄	50	sccm
H ₂ /O ₂ 混合ガスプラズマ	200	sccm
安息香酸(気体)	200	sccm
ガス圧力	200	Pa
被処理基板温度	0	℃

【0047】このCVD条件においても、図1(b)に示すように、CVD成膜された下層低誘電率絶縁体膜14のギャップフィル能力はアスペクト比4まで、またグローバル平坦化能力は配線スペース間隔10μmまで充分であり、ほぼ平坦な表面を確保することが可能であった。この後の図1(c)に示す中間絶縁膜15形成工程および熱処理工程は前実施例1と同様である。

【0048】本実施例においては、形成された下層低誘電率絶縁体膜14は比誘電率が1.3~2.0の範囲であり、ギャップフィル能力はアスペクト比4まで、またグローバル平坦化能力は配線スペース間隔10μmまで充分であり、ほぼ平坦な表面を確保することが可能であった。なお、気泡による空隙率を上げて比誘電率をさらに下げるためには、安息香酸の誘導体やナフタレンカルボン酸類を用いてもよい。ただしこの場合も酸化脱離温度は上昇するので、熱処理可能温度との兼ね合いを考慮する必要がある。またフェノールやナフトール、およびこれらの誘導体を用いてもよい。またH₂/O₂混合ガスプラズマの替わりに、H₂O(水蒸気)プラズマを用いてもよい。本実施例によれば、酸化剤としてH₂/O₂混合ガスプラズマを用い、原料ガス中に安息香酸を混合することにより、微細な気泡入りの低誘電率絶縁体膜を効率よく成膜することができる。

【0049】以上、本発明を4例の実施例により詳細に説明したが、本発明はこれら実施例に何ら限定されるものではない。

【0050】例えば、OH基、あるいはCOOH基を有する芳香族化合物としてフェノールおよび安息香酸を例示したが、これらの誘導体や、ナフトール、ナフタレンカルボン酸、あるいはこれらの誘導体等を用いてもよい。またAl-1%Si合金からなる配線層により段差が形成された被処理基板を採用したが、多結晶シリコンや高融点金属、あるいはその積層構造の高融点金属ポリサイドを用いてもよい。この場合には低誘電率絶縁体膜のアニール条件等の温度条件は高温側にシフトすることができる。また半導体装置の構造としても、配線層上に低誘電率絶縁体膜からなる層間絶縁膜を形成する場合について例示したが、低誘電率絶縁体膜からなる層間絶縁膜に溝を形成し、溝内にエッチバックや研磨により埋め込み配線を形成する半導体装置構造に用いてもよい。さらに、最終パッシベーション膜として用いる場合や、トレンチアイソレーション等をボイドの発生なく平坦に埋め込む場合等にも適用できる。半導体基板としてはSiの他にGaAs等の化合物半導体基板を用いる場合にも

有効である。また半導体装置以外にも、薄膜ヘッドや薄膜インダクタ等、高周波の各種マイクロ電子デバイスにも適用可能であることは言うまでもない。

【0051】

【発明の効果】以上の説明から明らかなように、本発明の低誘電率絶縁体膜の形成方法によれば、従来の方法に比較して比誘電率が低減され、ギャップフィル能力およびグローバル平坦化能力ともに遜色のない低誘電率絶縁体膜が得られる。したがって、配線間容量による信号遅延や消費電力が問題となるロジックICや高集積度メモリ等の半導体装置を信頼性よく提供することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例1ないし4の工程を説明する概略断面図である。

【図2】本発明の低誘電率絶縁体膜の形成方法を、多層

配線構造の半導体装置の層間絶縁膜に適用した例の概略断面図である。

【図3】本発明の低誘電率絶縁体膜の形成方法に供される液相CVD装置の一構成例を示す概略断面図である。

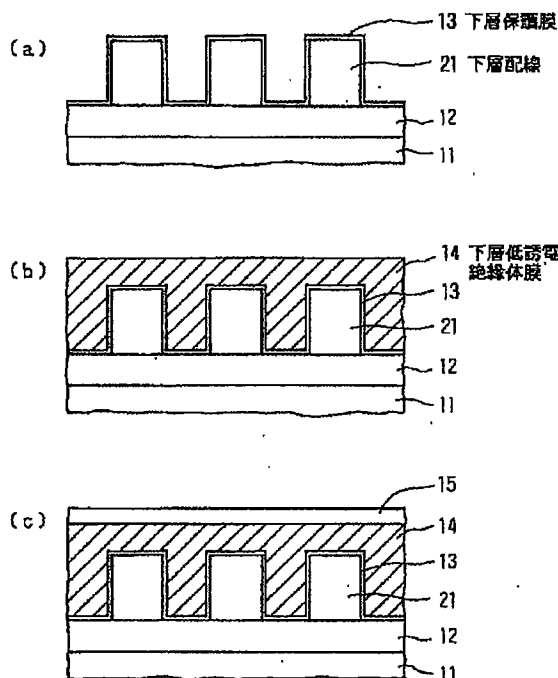
【図4】本発明の低誘電率絶縁体膜の保護膜を形成するためのCVD装置の一構成例を示す概略断面図である。

【符号の説明】

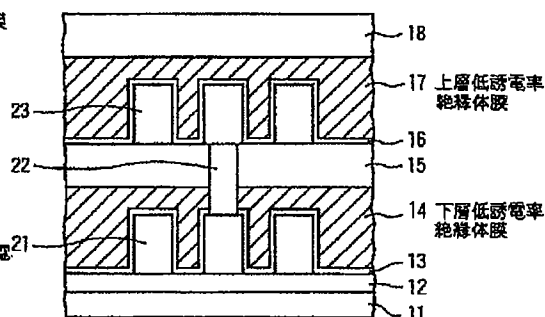
1…被処理基板、2…基板ステージ、3…ガス拡散板、4…ガス配管、5…CVDチャンバ、6…基板載置電極、7…対向電極、8…RF電源

11…半導体基板、12…下層絶縁膜、13…下層保護膜、14…下層低誘電率絶縁体膜、15…中間絶縁膜、16…上層保護膜、17…上層低誘電率絶縁体膜、18…上層絶縁膜、21…下層配線、22…ビアコンタクト、23…上層配線

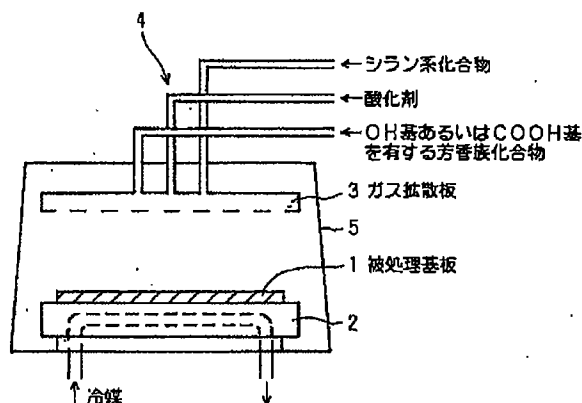
【図1】



【図2】



【図3】



【図4】

